



NS4259 用户手册 V0.9

深圳市矽源特科技有限公司

2012年03月



目 录

| | | |
|-------|---------------------------------|----|
| 1 | 功能说明 | 5 |
| 2 | 主要特性 | 5 |
| 3 | 应用领域 | 5 |
| 4 | 典型应用电路..... | 5 |
| 5 | 极限参数 | 6 |
| 6 | 电气特性 | 6 |
| 7 | 芯片管脚描述..... | 7 |
| 7.1 | NS4259 封装管脚分配图 | 7 |
| 7.2 | NS4259 引脚功能描述 | 8 |
| 8 | NS4259 典型参考特性 | 8 |
| 9 | NS4259 应用说明 | 11 |
| 9.1 | 芯片基本结构描述 | 11 |
| 9.2 | NS4259 应用参数设置 | 12 |
| 9.2.1 | 增益计算 | 12 |
| 9.2.2 | 输入电容 C_i 和输入电阻 R_i 选择 | 12 |
| 9.2.3 | 旁路电容 C_b 选择 | 12 |
| 9.2.4 | 电源滤波电容选择 | 12 |
| 9.2.5 | 磁珠与电容 | 12 |
| 9.3 | 双运放功能 | 12 |
| 9.4 | VMID输出 | 12 |
| 9.5 | 上电,掉电噪声抑制 | 12 |
| 9.6 | 效率 | 13 |
| 9.7 | 保护电路 | 13 |
| 10 | 芯片的封装 | 13 |



图目录

| | |
|-----------------------------------|----|
| 图 1 NS4259 典型应用电路 | 5 |
| 图 2 NS4259 封装管脚分配图(top view)..... | 7 |
| 图 3 NS4259 原理框图 | 11 |
| 图 4 输出端加磁珠应用图 | 12 |
| 图 5 SOP-28 封装尺寸图 | 13 |

表目录

| | |
|-----------------------|---|
| 表 1 芯片最大物理极限值 | 6 |
| 表 2 NS4259 电气特性 | 6 |
| 表 3 NS4259 管脚描述 | 8 |



1 功能说明

NS4259 是一款全差分输入，超低 EMI，无需滤波器，5W 高效率的双声道数字音频功放。另外 NS4259 还内置双运放功能，应用灵活。NS4259 采用全差分输入设计，使得功放有较好的共模噪声抑制特性。NS4259 采用先进的技术，在全带宽范围内极大地降低了 EMI 干扰，最大限度地减少对其他部件的影响。其输出无需滤波器的 PWM 调制结构及反馈电阻内置方式减少了外部元件、PCB 面积和系统成本。NS4259 在 5V 的工作电压时，每个通道能够向 2Ω 负载提供 5W 的输出功率。

NS4259 内置过流保护、过热保护及欠压保护功能，有效地保护芯片在异常工作状况下不被损坏。并且利用扩频技术充分优化全新电路设计，高达 90% 以上的效率更加适合低电压，高功率输出的音频系统。

NS4259 提供 SOP-28 封装，额定的工作温度范围为 -40℃ 至 85℃。

2 主要特性

- 输出功率：3.0W×2(4Ω 负载), 3.8W×2(3Ω 负载), 5.0W×2(2Ω 负载)
- 工作电压范围：3V~5.25V
- 0.5%THD (1 W 输出功率、5V 电源、4Ω 负载)
- 内置双运放功能
- 优异的全带宽 EMI 抑制能力
- 优异的“上电，掉电”噪声抑制
- 高达 90% 的效率
- 过流保护、过热保护、欠压保护
- SOP-28 封装

3 应用领域

- 便携式扩音器

4 典型应用电路

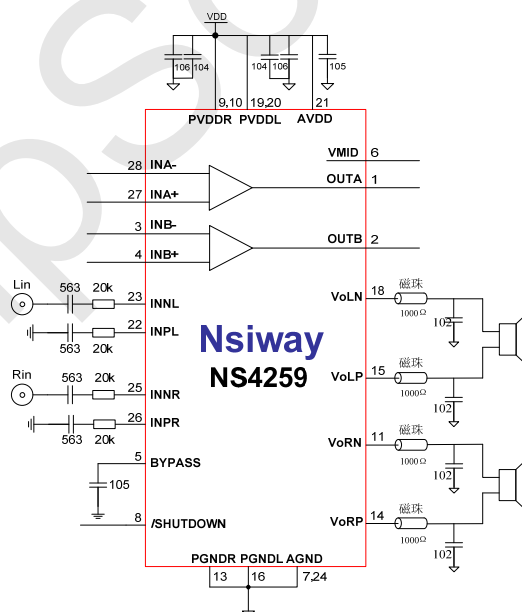


图1 NS4259 典型应用电路



5 极限参数

表1 芯片最大物理极限值

| 参数 | 最小值 | 最大值 | 单位 | 说明 |
|----------------------|------|-----------------|------|-------|
| 电源电压 | 2.8 | 5.5 | V | |
| 储存温度 | -65 | 150 | °C | |
| 输入电压 | -0.3 | V _{DD} | V | |
| 耐 ESD 电压 | 4000 | | V | |
| 结温 | 150 | | °C | |
| 推荐工作温度 | -40 | 85 | °C | |
| 推荐工作电压 | 3 | 5.25 | | |
| 热阻 | | | | |
| $\theta_{JC}(SOP28)$ | | 20 | °C/W | |
| $\theta_{JA}(SOP28)$ | | 80 | °C/W | |
| 焊接温度 | | 260 | °C | 15 秒内 |

注：在极限值之外或任何其他条件下，芯片的工作性能不予保证。

6 电气特性

限定条件：（TA=25°C,VDD=5.0V）

表2 NS4259 电气特性

| 符号 | 参数 | 测试条件 | 最小值 | 标准值 | 最大值 | 单位 |
|-----------------|---------|---|-----|-----|------|-----|
| V _{DD} | 电源电压 | | 3 | | 5.25 | V |
| I _{DD} | 电源静态电流 | V _{DD} =5.0V, V _{IN} =0V, No load | | 20 | | mA |
| I _{SD} | 关断漏电流 | V _{CTRL} =0V | | 1 | | μA |
| V _{OS} | 输出失调电压 | | | 10 | 40 | mV |
| R _O | 输出电阻 | | | 3 | | KΩ |
| PSRR | 电源抑制比 | 217Hz | | | -80 | dB |
| | | 20KHz | | | -72 | dB |
| CMRR | 共模抑制比 | | | -70 | | dB |
| f _{SW} | 调制频率 | V _{DD} =3V to 5.25V | | 450 | | kHz |
| η | 效率 | P _o =2.5W,R _L =4Ω, V _{DD} =5V | | 90 | | % |
| V _{IH} | 逻辑控制高电平 | | 1.4 | | | V |
| V _{IL} | 逻辑控制低电平 | | | | 0.4 | |
| P _O | 输出功率 | THD+N=1%, f=1KHz,R _L =2Ω | | 4.0 | | W |
| | | THD+N=1%, f=1KHz,R _L =3Ω | | 3.2 | | W |
| | | THD+N=1%, f=1KHz,R _L =4Ω | | 2.6 | | W |



| | | | | | | |
|-------|---------|---|--|-----|--|----|
| | | THD+N=10%, f=1KHz, R _L =2 Ω | | 4.8 | | W |
| | | THD+N=10%, f=1KHz, R _L =3 Ω | | 3.8 | | W |
| | | THD+N=10%, f=1KHz, R _L =4 Ω | | 3.1 | | W |
| THD+N | 总失真度+噪声 | A _{VD} =2, f=1kHz R _L =4 Ω, P _o =1.0W | | 0.5 | | % |
| SNR | 信噪比 | R _L =4 Ω, P _o =1.0W | | 75 | | dB |

7 芯片管脚描述

7.1 NS4259 封装管脚分配图

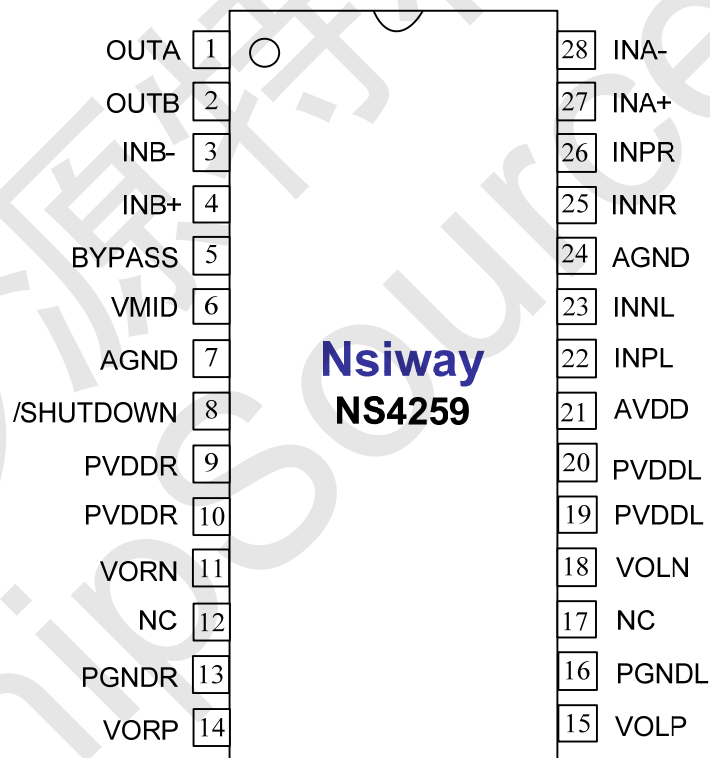


图2 NS4259 封装管脚分配图(top view)

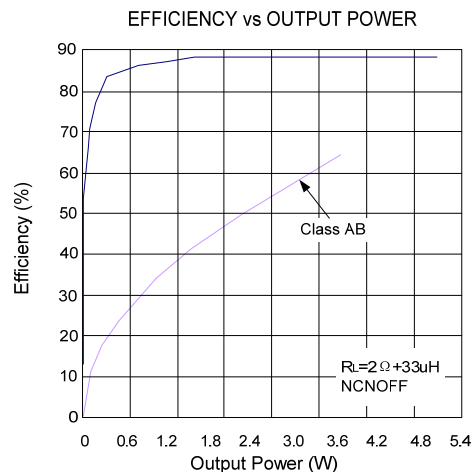
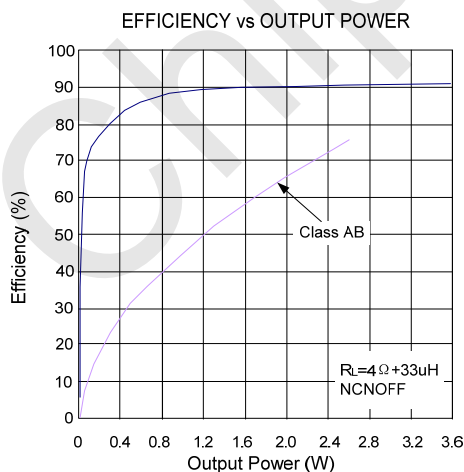


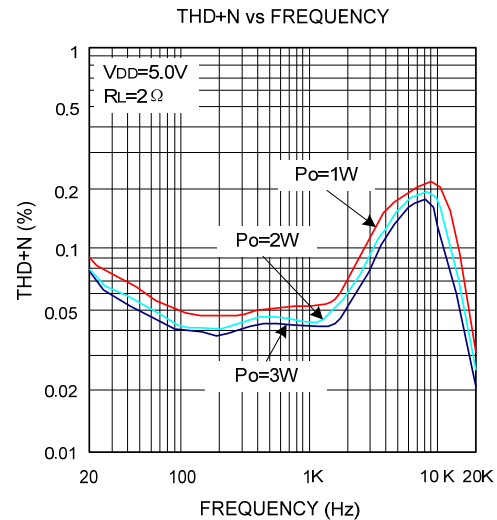
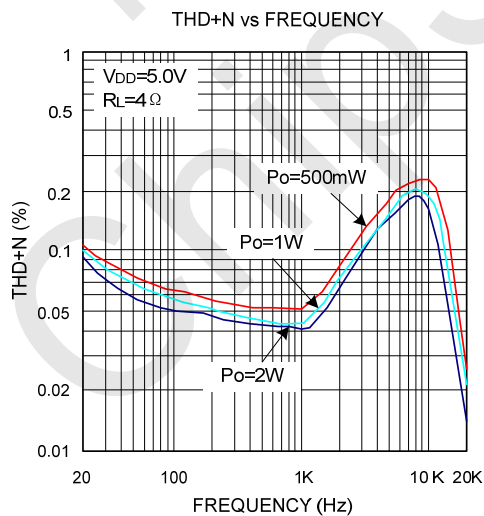
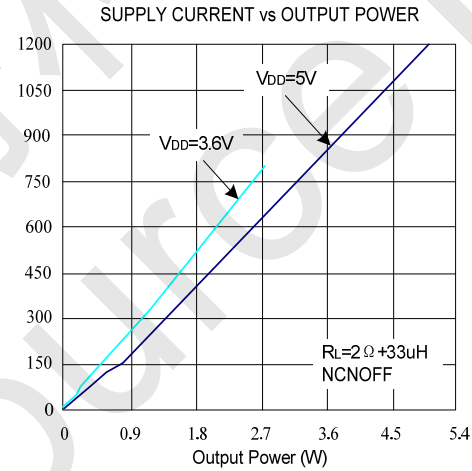
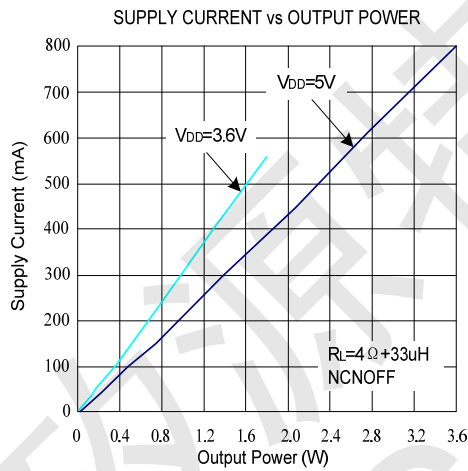
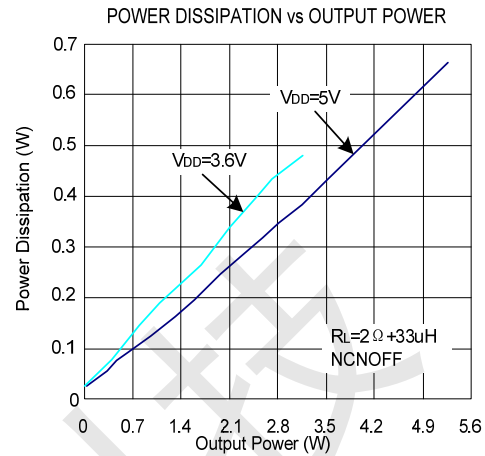
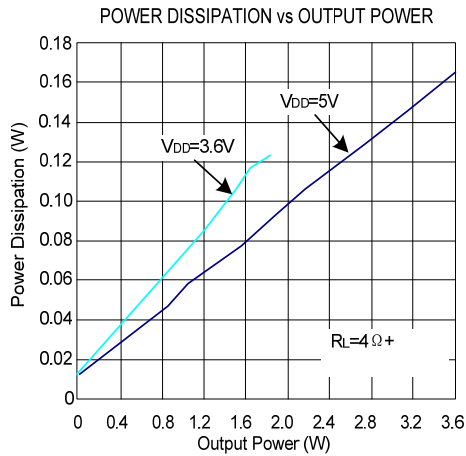
7.2 NS4259 引脚功能描述

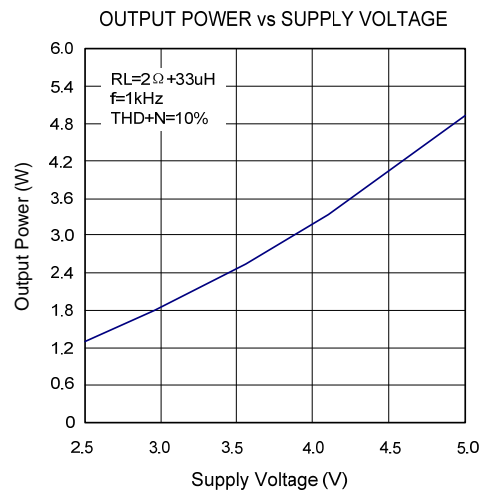
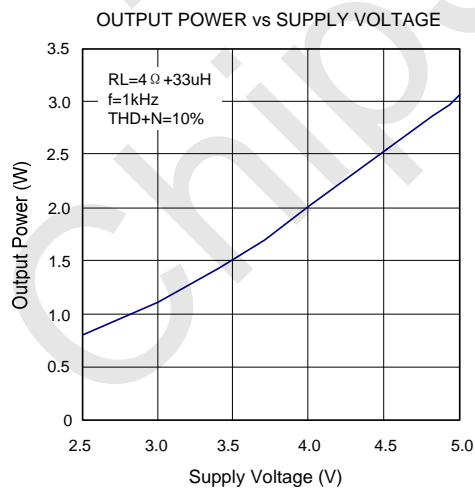
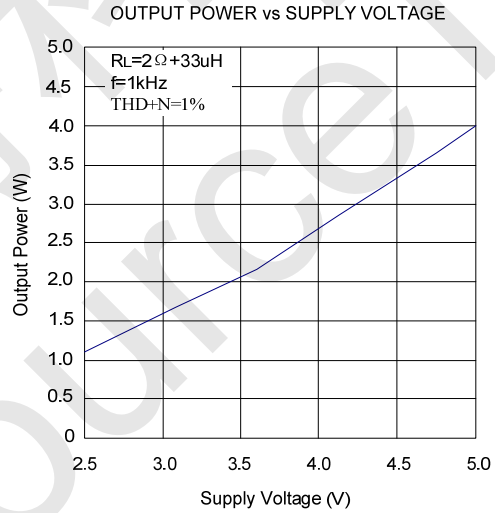
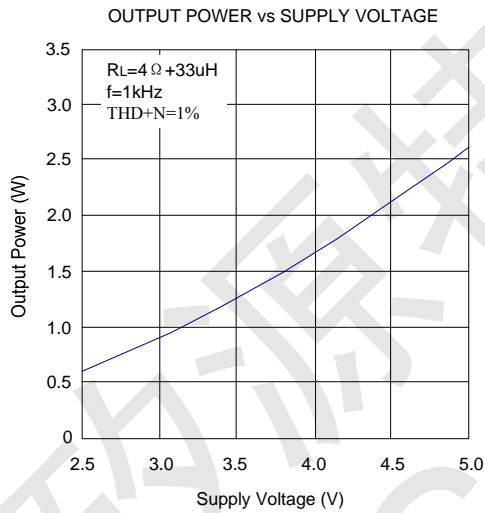
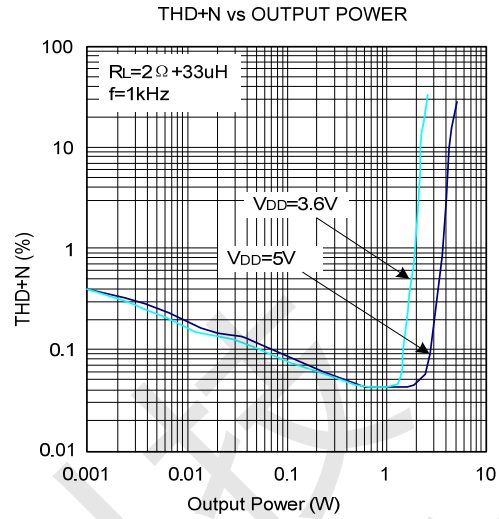
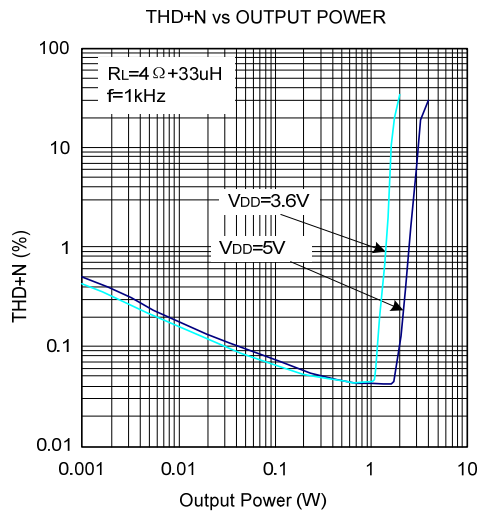
表3 NS4259 管脚描述

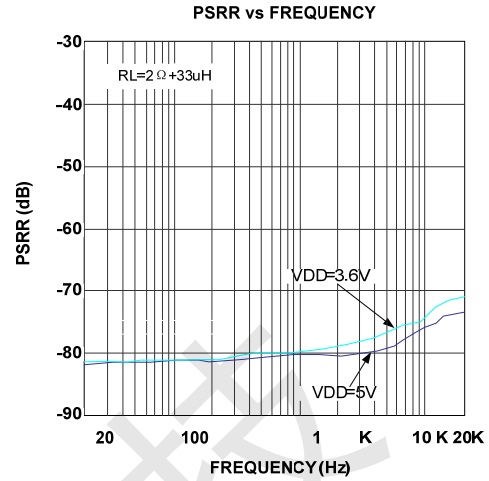
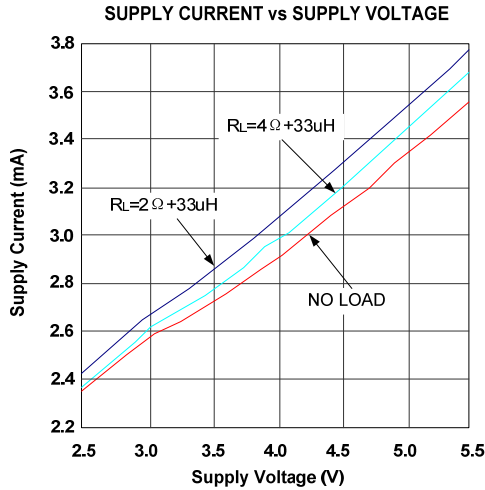
| 符号 | 管脚号 | 描述 |
|-----------|-----|------------------|
| OUTA | 1 | 运放 A 输出 |
| OUTB | 2 | 运放 B 输出 |
| INB- | 3 | 运放 B 反相输入端 |
| INB+ | 4 | 运放 B 同相输入端 |
| BAPASS | 5 | 参考电压去藕电容 |
| VMID | 6 | VDD/2 参考电压输出 |
| AGND | 7 | 预放级地 |
| /SHUTDOWN | 8 | 关断控制脚(低电平有效: 关断) |
| PVDDR | 9 | 功放级电源 |
| PVDDR | 10 | 功放级电源 |
| VORN | 11 | 右声道负端输出 |
| NC | 12 | 空脚 |
| PGNDR | 13 | 功放级地 |
| VORP | 14 | 右声道正端输出 |
| VOLP | 15 | 左声道正端输出 |
| PGNDL | 16 | 功放级地 |
| NC | 17 | 空脚 |
| VOLN | 18 | 左声道负端输出 |
| PVDDL | 19 | 功放级电源 |
| PVDDL | 20 | 功放级电源 |
| AVDD | 21 | 预放级电源 |
| INPL | 22 | 左声道正端输入 |
| INNLR | 23 | 左声道负端输入 |
| AGND | 24 | 预放级地 |
| INNLR | 25 | 右声道负端输入 |
| INPR | 26 | 右声道正端输入 |
| INA+ | 27 | 运放 A 同相输入端 |
| INA- | 28 | 运放 A 反相输入端 |

8 NS4259 典型参考特性









9 NS4259 应用说明

9.1 芯片基本结构描述

NS4259 是一款全差分输入，超低 EMI，无需滤波器，5W 高效率的双声道数字音频功放。芯片内部集成了反馈电阻，放大器的增益可以在外围通过输入电阻设置，桥式输出。另外，芯片内部还集成双运放功能。其原理框图如下：

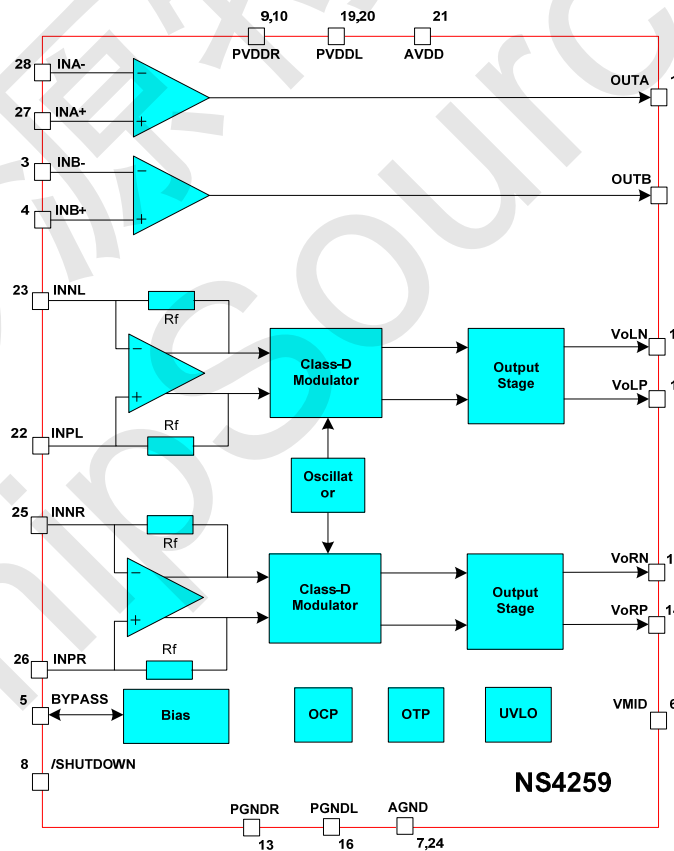


图3 NS4259 原理框图



9.2 NS4259 应用参数设置

9.2.1 增益计算

NS4259 增益通过外接输入电阻 R_i 设置，增益计算公式为 $A_v=240k/R_i$ 。

9.2.2 输入电容 C_i 和输入电阻 R_i 选择

输入电容和输入电阻构成高通滤波器，截止频率为 $f_c=1/(2\pi *R_i *C_i)$ 。在 R_i 已经确定的情况下，根据截止频率 f_c 就可以计算出 C_i 。

9.2.3 旁路电容 C_b 选择

C_b 决定 NS4259 静态工作点的稳定性，所以当开启有爆裂的输入信号时它的值非常关键。 C_b 越大，芯片的输出倾斜到静态直流电压（即 $V_{DD}/2$ ）越慢，则开启的爆裂声越小。 C_b 取 $1\mu F$ 可得到一个“滴答声”和“爆裂声”都较小的关断功能。

9.2.4 电源滤波电容选择

在放大器的应用中，电源的旁路设计很重要，特别是对应用方案的噪声性能及电源电压抑制性能。设计中要求滤波电容尽量靠近芯片电源脚。典型的电容为 $10\mu F$ 的电容并上 $0.1\mu F$ 的陶瓷电容。

9.2.5 磁珠与电容

NS4259 采用先进技术实现了超低 EMI 良好特性。要充分发挥 NS4259 功放的性能。应用时从以下几个方面可以最大限度降低 EMI 干扰：

1. 功放输出到喇叭的走线，连线尽量短，尽量宽，而且输出布线，连线尽可能远离敏感信号线和电路。
2. 功放电源脚的退耦电容尽可能靠近芯片引脚。电源线，地线最好采用星形接法。
3. 由于空间限制等原因应用环境比较恶劣时在输出端加磁珠和电容可以有效抑制 EMI 干扰。使用时磁珠和电容尽可能靠近芯片引脚。以下是 NS4259 输出端加了磁珠和电容之后的应用设计参考电路：

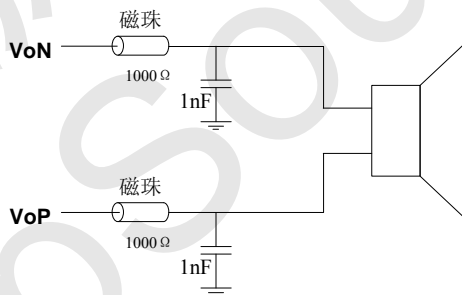


图4 输出端加磁珠应用图

9.3 双运放功能

NS4259 内部集成了两个完全独立的运算放大器，可以考虑用作麦克风放大等等，应用灵活。

9.4 VMID 输出

VMID 引脚是内部一个 $V_{DD}/2$ 参考电压输出。外部其他部件电路可以选择应用。

9.5 上电,掉电噪声抑制

NS4259 内置上电,掉电噪声抑制电路，有效地消除了系统在上电、下电、唤醒和关断操作时可能出现的瞬态噪声。



9.6 效率

NS4259 利用扩展频谱技术充分优化全新数字放大器的电路设计，以提高效率。最高可达 90% 以上的效率更加适合低电压大功率输出场合。

9.7 保护电路

当芯片发生输出引脚与电源或地短路，或者输出之间的短路故障时，过流保护电路会关断芯片以防止芯片被损坏。短路故障消除后，NS4259 自动恢复工作。当芯片温度过高时，芯片也会被关断。温度下降后，NS4259 继续正常工作。当电源电压过低时，芯片同样会被关断，电源电压恢复后，芯片会再次启动。

10 芯片的封装

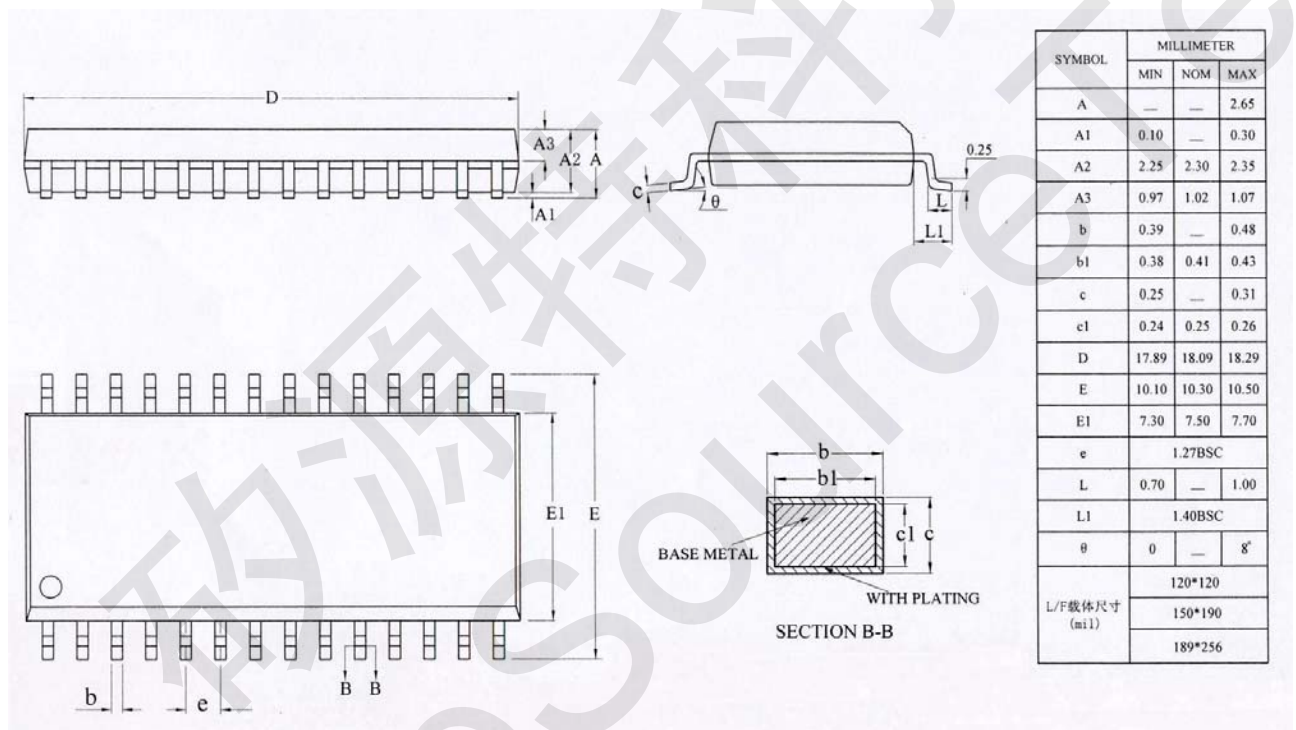


图5 SOP-28 封装尺寸图